

GE Fanuc Automation

GE Fanuc 自动控制

可编程控制产品

智能8-通道RTD/张力电桥

使用指南

GFL-00

此版本的警告，当心和注意

警告

作为此版本的警告旨在强调存在于此设备或可能与其使用相关连的那些危险电压，电流，温度及其它可引起人身伤害的情况
在由疏忽导致的人身伤害或对设备造成损害的情况下，此警告生效。.



当心

此当心用于如果保养不当可能引起此设备哪些部件损坏。

注意

注意仅针对于那些理解和操作此设备极其重要的通知。

这份文件基于此版本发行期间可获得的信息。尽管我们力求准确，但这里所包含的通告并没有声称包含所有与硬件或软件相关的详细资料.及变更，也没有提供与安装，操作及维修相关的任何可能发生的意外。此处所描述的特性并非在所有硬件及软件系统中都表现出来。关于以后变更GE Fanuc自控产品对此文件持有者不承担通告义务.
GE Fanuc自控产品没有作出特殊的含蓄的相关法定性的陈述和保证并且对此处所包含的通告的准确性，完全性，充足性及有效性不承担责任。

下面是GE Fanuc自控产品北美有限责任公司的商标

Alarm Master   Genius
PROMACRO   Series Six CIMPLICITY
Helpmate   PowerMotion   Series Three
CIMPLICITY 90–ADS   Logicmaster   PowerTRAC
VersaMax CIMSTAR   Modelmaster
Series 90   VersaPro Field Control
Motion Mate   Series Five   VuMaster GEnet
ProLoop   Series One   Workmaster

....

Contents

目录

Chapter 1

绪论,种类和说明书

这本指南记述了IC697VRD008 的安装和操作.

参考资料和其它GE Fanuc指南

针对于VMEbus和其特征的详尽说明，“The VMEbus使用说明”可从下面地址获得:

VITA
VMEbus International Trade Association
7825 East Gelding Dr., No. 104
Scottsdale, AZ 85260
(480) 951-8866
FAX: (480) 951-0720
Internet: www.vita.com

:

特性

此板卡是一种智能的,8-通道,低电压输入板,它是为应用于张力电桥或RTD输入而专门设计的.这种板提供所有必要信号条件,多路技术,数字化及数字信号处理.一个16字节板处理器控制所有板的功能并执行所有必要的信号处理.
桥板可以同时配置张力电桥和RTD输入信号.张力电桥和RTD输入通过仪表板前面的P3连接器接线..一个板上A/D转换器将每个输入信号数字化为一个12字节的加号数据指令,此指令经过数字化处理产生了最终的输出数据.

此板为两种类型的RTD提供线性化,并为每一个RTD通道供电..

下面为模块的主要特性

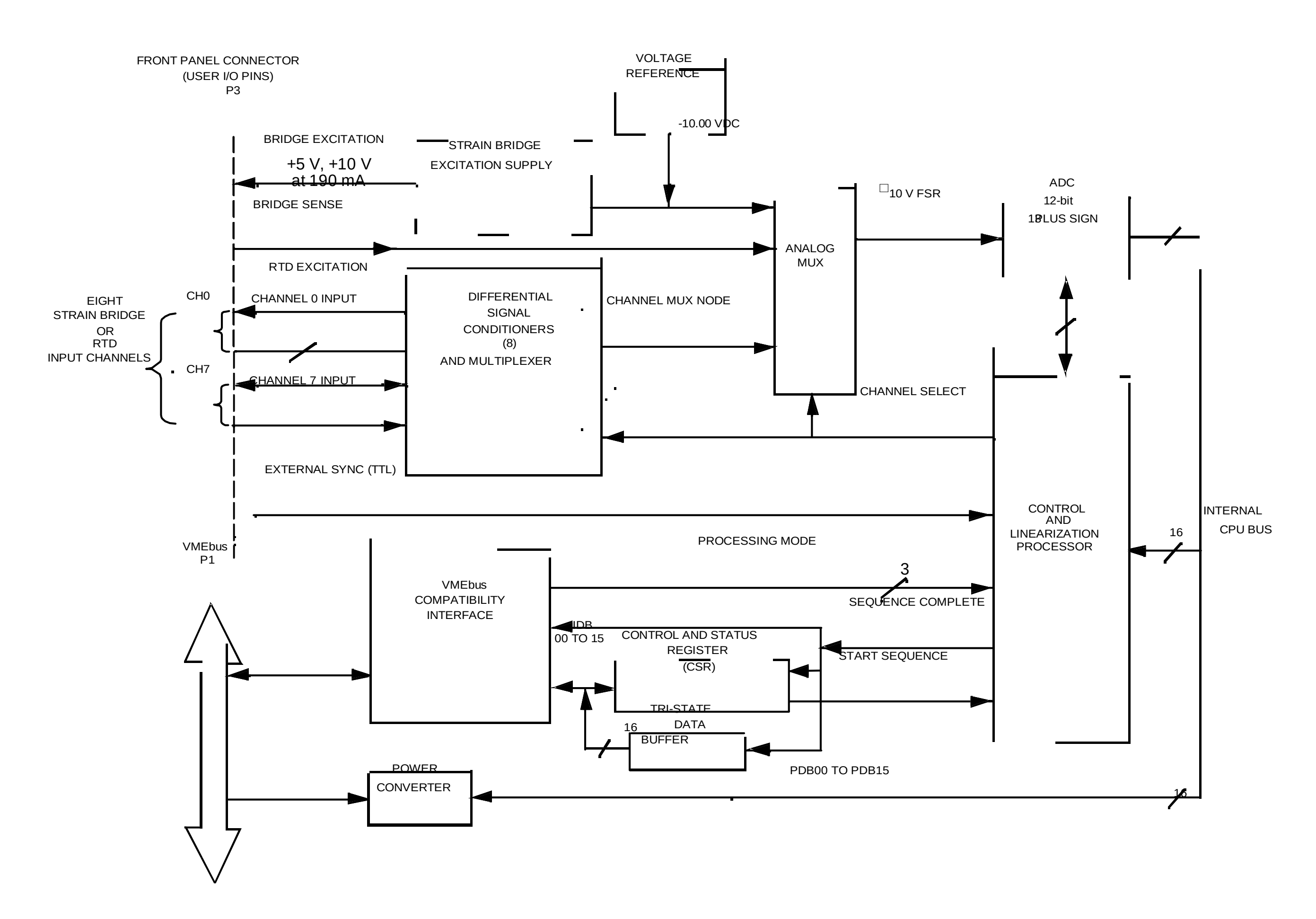
- 八个独立的输入通道
- RTD输入信号线性化
- RTD补偿导线标准
- 张力电桥标准尺度补充
- 板上16字节微机
- 主机上部最小化的双端口数字寄存器
- 公共模式：70 dB at 60 Hz
- 校准参数消除掉偏移量并加进电位计的非易失性存储
- A/D转化器(ADC)12字节加符号
- 全部接受和半接受桥输入信号
- 全输入保护至130 Vrms
- 上电和重置的自检

应用

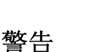
此板可用于以下应用：

- 温度测量
- 应力测量
- 压力的负荷测量
- 低精度模拟量输入信号
- 工业控制系统
- 机械仪器
- 低电压数据获得

图形　1-1：IC697VRD008 8-Channel Strain/RTD Board Block图表



Safety Summary
安全概要



警告

在此产品操作，保养和维修的所有方面下述的安全防范常规必须遵守。不遵守这些常规或不遵守此手册提级的明确警告将违背设计，制造，和此产品使用的安全标准。如使用者不遵守操作要求，GE Fanuc不承担任何后果。

接地系统

为减小电击危险，底座和系统柜必须接地。可使用三相AC电线。此电线必须塞进一个标准认可的三相电路出口或与三相变两相的适配器共同使用，此适配器的接地线必须在电源输出端与一地线牢固连接。

不要在易燃易爆的环境中操作

不要在易燃易爆的环境中操作此系统。任何有关电的系统在易燃易爆的环境中操作都会构成一定的安全隐患。

远离带电线路

操作人员不要移动产品盖子。必须由专业维修人员置换部件和进行内部调整。不要带电替换部件。在某些情况下即使切断电源危险电压仍存在。为避免人身伤害在接触它们之前要切断电源并放电。

不要独自维修和校准

在没有其他人在场的情况下不要试图进行内部维修和校准，首先要有看透视图的能力能当即恢复。

不要替换零部件或更改系统

由于所提级的隐患的存在，所以不要安装替代品，也不要对此产品进行任何未经认可的修改。把产品返回到GE Fanuc进行保养和维修以确保安全系统正常运转。

Chapter

2

第二章构造及安装

本章包含对板桥构造和安装的介绍，本章分为以下几个部分：

取出产品

物理安装

申请权前
操作

连接器说明

取出货物程序

警告

GE Fanuc产品所配置的某些零部件对静电很敏感，并且当板卡处于高能电场时它可能受到损害。当板卡置于长椅上组态时，板卡应该连接接地线板卡。未使用的板卡板卡应放置在一些具有保护性箱子中，置于箱中的板卡可被运送。

收到产品之时，集装箱内所包含的任何警告说明都应遵守。所有部件都要谨慎的拆装并且为避免在运送过程中损害产品应对其进行全面检查。应检查板卡的破损部件，被破坏的电路板，压力损坏，和其它明显污物。运输损坏所引发的所有索赔应属于运送方，并且应寄送给**GE Fanuc**一份完整的报告连同一份建议请求，此请求包括受损部件的处理。

安装

警告

通电时不要安装和移动板子。

装备断电，并把板子插入到底座中一个适当的位置。当确定此板正确插入，向前平稳地滑动此板直到牢固连接为止。

通电前：清单

把此板安装在一个 VMEbus.系统之前，检查以下条款确保板子已为预期的应用准备就续

- □ 确认已回顾了与程序和配置有关的第二和第三章并确认系统条件。
- □ 回顾“工厂安装连接跳线”和2-5页的表2-1确保所有连接跳线为已正确配置。
- □ 检验I/O接线是否正确连接。可参阅2-13页的接线图。
- □ 确保所有系统电缆都正确连接。
- □ 在制造厂已经完成了校准工作。如需再次校准，可参阅2-10页“校准“

在上述条款均完成后，板子即可安装进VMEbus系统。除了为系统控制器所保留的槽，板子可安装在任何其他槽内。

警告

不要带电插拔板子。

操作组态

Control of the Bridge Board address and I/O access mode are determined by field configurable, on-board jumpers. This section describes the use of those jumpers, and their effects on board performance. The locations and functions of all Bridge Board jumpers are shown in Figure 2-1 on page 2-8 and listed in Table 2-1 below.
板上可组态的跳线跳线配置决定板卡地址和I/O访问模式。这部分说明了这些跳线的作用，它们对板子性能的影响。所有板卡跳线的位置和功能都在2-8页图2-1中表示出来并列在下面的2-1表中。

Factory-Installed Jumpers
工厂安装的跳线

Each Bridge Board is configured at the factory with the specific jumper arrangement shown in Table 2-1 below. The factory configuration establishes the following functional baseline for the Bridge Board, and ensures that all essential jumpers are installed.

- Board short address is set at $0000
- I/O Access mode is short supervisory
- All inputs are set for strain gage inputs

Table 2-1. User-Configurable Jumpers

Jumper Ident	Function	Factory CONFIG
J45 pins 1-2	Board Address Bit A15 = 0	Installed
J45 pins 3-4	Board Address Bit A14 = 0	Installed
J45 pins 5-6	Board Address Bit A13 = 0	Installed
J45 pins 7-8	Board Address Bit A12 = 0	Installed
J45 pins 9-10	Board Address Bit A11 = 0	Installed
J45 pins 11-12	Board Address Bit A10 = 0	Installed
J45 pins 13-14	Board Address Bit A09 = 0	Installed
J45 pins 15-16	Board Address Bit A08 = 0	Installed
J44 pins 1-2	Board Address Bit A07 = 0	Installed
J44 pins 3-4	Board Address Bit A06 = 0	Installed
J44 pins 5-6	Board Address Bit A05 = 0	Installed
J44 pins 7-8	Short Nonprivileged Access (AM2)	Installed
J35 pins 1-2	5 VDC Bridge Excitation	Omitted
J25 pins 1-2	10 VDC Bridge Excitation	Installed
J2 pins 2-3	Chan 0 Strain Input Common	Installed
J2 pins 1-2	Chan 0 RTD Input Common	Omitted
J40 pins 2-3	Chan 0 Strain Output REF	Installed
J40 pins 1-2	Chan 0 RTD Output REF	Omitted
J9 pins 1-2	Chan 0 Bridge Completion*	Omitted
J1 pins 1-2	Chan 0 RTD Excitation Enabled***	Omitted
J26 pins 1-2	Chan 0 RTD Lead Compensation**	Omitted

J15 pins 2-3	Chan 1 Strain Input Common	Installed

Jumper Indent CONFIG	Function	Factory
J36 pins 2-3	Chan 1 Strain Output REF	Installed
J36 pins 1-2	Chan 1 RTD Output REF	Omitted
J21 pins 1-2	Chan 1 Bridge Completion*	Omitted
J14 pins 1-2	Chan 1 RTD Excitation Enabled***	Omitted
J27 pins 1-2	Chan 1 RTD Lead Compensation**	Omitted
J3 pins 2-3	Chan 2 Strain Input Common	Installed
J3 pins 1-2	Chan 2 RTD Input Common	Omitted
J41 pins 2-3	Chan 2 Strain Output REF	Installed
J41 pins 1-2	Chan 2 RTD Output REF	Omitted
J10 pins 1-2	Chan 2 Bridge Completion*	Omitted
J4 pins 1-2	Chan 2 RTD Excitation Enabled***	Omitted
J28 pins 1-2	Chan 2 RTD Lead Compensation**	Omitted
Jumper Ident Factory CONFIG	Function	
J16 pins 2-3	Chan 3 Strain Input Common	Installed
J16 pins 1-2	Chan 3 RTD Input Common	Omitted
J37 pins 2-3	Chan 3 Strain Output REF	Installed
J37 pins 1-2	Chan 3 RTD Output REF	Omitted
J22 pins 1-2	Chan 3 Bridge Completion*	Omitted
J11 pins 1-2	Chan 3 RTD Excitation Enabled***	Omitted
J29 pins 1-2	Chan 3 RTD Lead Compensation**	Omitted
J6 pins 2-3	Chan 4 Strain Input Common	Installed
J6 pins 1-2	Chan 4 RTD Input Common	Omitted
J42 pins 2-3	Chan 4 Strain Output REF	Installed
J42 pins 1-2	Chan 4 RTD Output REF	Omitted
J12 pins 1-2	Chan 4 Bridge Completion*	Omitted
J5 pins 1-2	Chan 4 RTD Excitation Enabled***	Omitted
J30 pins 1-2	Chan 4 RTD Lead Compensation**	Omitted
J18 pins 2-3	Chan 5 Strain Input Common	Installed
J18 pins 1-2	Chan 5 RTD Input Common	Omitted
J38 pins 2-3	Chan 5 Strain Output REF	Installed
J38 pins 1-2	Chan 5 RTD Output REF	Omitted
J23 pins 1-2	Chan 5 Bridge Completion*	Omitted
J17 pins 1-2	Chan 5 RTD Excitation Enabled***	Omitted
J31 pins 1-2	Chan 5 RTD Lead Compensation**	Omitted
J7 pins 2-3	Chan 6 Strain Input Common	Installed
J7 pins 1-2	Chan 6 RTD Input Common	Omitted
J43 pins 2-3	Chan 6 Strain Output REF	Installed
J43 pins 1-2	Chan 6 RTD Output REF	Omitted
J13 pins 1-2	Chan 6 Bridge Completion*	Omitted
J8 pins 1-2	Chan 6 RTD Excitation Enabled***	Omitted
J32 pins 1-2	Chan 6 RTD Lead Compensation**	Omitted
J19 pins 2-3	Chan 7 Strain Input Common	Installed

Jumper Indent CONFIG	Function	Factory
J19 pins 1-2	Chan 7 RTD Input Common	Omitted
J39 pins 2-3	Chan 7 Strain Output REF	Installed
J39 pins 1-2	Chan 7 RTD Output REF	Omitted
J24 pins 1-2	Chan 7 Bridge Completion*	Omitted
J20 pins 1-2	Chan 7 RTD Excitation Enabled***	Omitted
J33 pins 1-2	Chan 7 RTD Lead Compensation**	Omitted

* Install for STRAIN half-bridge completion **ONLY**.

** Install for RTD lead compensation **ONLY**.

*** Install for RTD excitation **ONLY**.

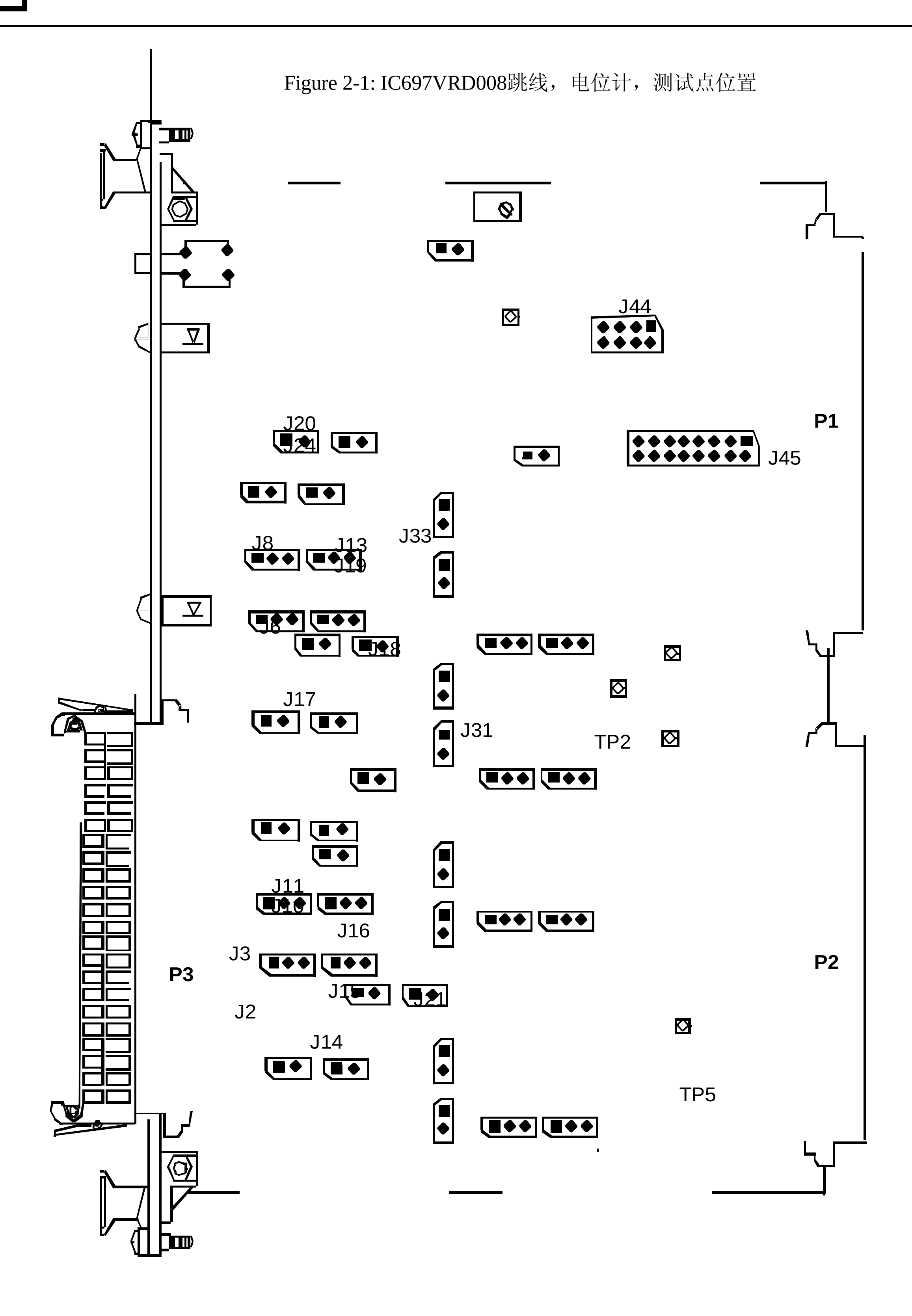


Figure 2-1: IC697VRD008跳线，电位计，测试点位置

Board Address and Address Modifier Selection
板卡地址和地址修正选择

地址跳线J45和J44可允许板卡置于短I/O地址空间界限内的任何16字节上，可选用VMEbus上的（详见第3章和第4章）。此板所需的空间为说明所有板地址要求解码15个地址线。
这些地址线中的四个用于解码板子的作用（详见第4章）。这样剩余的11个地址线，从A05位到A15为，详细说明板子的基础地址。编程板子地址可通过在所有“0“上安装短路插头或安置于跳线J45和J44片上的LOW地址位。并可通过省略“1”或HIGH位的短路插头。A05地址位有32字节位置的势。举例说明，下表2-2所列的典型跳线排列将展示出$8F80.的一个短路I/O板地址。工厂的默认值是$0000。通过选择地址休整器AM2和跳线J44可编程I/O通路模式。通过省略跳线J44-AM2可选择短路监管路径。通过安装跳线可选择短路未授权路径。

Table 2-2. Typical Board Address ($8F80) Selection
表2-2。典型板地址($8F80)选择

Position	ADDR Bit	State
J44-A5 Pins 5-6	A05	Shorted
J44-A6 Pins 3-4	A06	Shorted
J44-A7 Pins 1-2	A07	Open
J45-A8 Pins 15-16	A08	Open
J45-A9 Pins 13-14	A09	Open
J45-A10 Pins 11-12	A10	Open
J45-A11 Pins 9-10	A11	Open
J45-A12 Pins 7-8	A12	Shorted
J45-A13 Pins 5-6	A13	Shorted
J45-A14 Pins 3-4	A14	Shorted
J45-A15 Pins 1-2	A15	Open

Analog Input Configuration
模拟量模拟量输入配置

任何输入通道可通过跳线编程为各种各样的配置。工厂安装的跳线，列表于2-5页的表2-1，表述了下面所有通路的配置。

- 全应变桥输入
- 应变桥能力
- 10 VDC桥感应

Analog inputs connect to the front panel connector P3. Various RTD and strain bridge configurations may be mixed in any combination among the eight available input channels.
模拟量连接到跳线P3的前仪表盘。在八个可利用的输入通道中不同的RTD和应变桥配置可任意的结合。

校准

在货物出厂前，板卡已完全校准并且符合所有应用规范（因底盘不完全相同，但辅助再校准是必要的）是否需再校准，请参阅下面的章节，并按所示完成指示校准程序。2-5页图2-1表示了所有调节器的地址和测试端。当板卡从工厂装运时，所有校准调节器均被密封以防意外移动。但这种密封很容易为再校准所破坏。在所有调节完成后，电位仪应用一个适当的快速缝合剂从新封好。

设备配置

- 数字电压计（DVM）100 µV定位，±100 V范围
- 数字电源8-精确度
- 底盘
- 添加物板（如需要）

Table 2-3: Test Points
表2-3：测试点

TP1	EXC POS SENSE
TP2	EXC NEG
TP3	SCALED SIGNAL
TP4	SIGNAL RTN
TP5	-VR1

- 参阅2-5叶图2-1找出测试点位置

警告

断电情况下安装或移调板子。

内部参考和校准程序

1.
2. 在一个VMEbus底板上安装板卡。
3.

4. 底板通电。在运行前通电后允许一个十分钟的加热间隔。

5.

6. 在TP1 (EXC POS SENSE) (+) 和 TP2 (EXC NEG).之间连接DVM

4.
如选择了+10 VDC供给，（安装J25，省略J35），则调节电位计R51 (EXC ADJ)成一个+10.000 ±0.005 VDC.指示。如选择+5VDC供给，安装J35省略J25。调节电位计成一个+5.00 ±0.003 VDC.指示。

5. .
6. 板卡校准完成。

信道和校准程序获得

在偏移或校准的模式下操作板子通过执行处理序列可自动计计算出信道弥补和八个输入信道的修正因子。修正因子存于非易失性存储器内以备后面标准测量次序使用。每个校准序列都需要执行大约十秒。这是自动嵌入输入安装的必要延迟。

每个信道的校准包括下面的操作，按如下顺序完成（校准输入为由精密电阻器组成的RTD信道）操作在底盘内板子使用处安装的板子是最佳的。

1.
2.
选择单独的扫描操作模式（在控制寄存器内清除数字位03，02，和01）
3.
4. 压下位于前仪表板的CAL开关。LED的情况接下来阐明。

3.
建立0（0）输入环境（0.00 mVDC为毫伏输入电压，或250 ¾ RTD输入为信道置零。

4.
重复步骤1，然后在信道偏移校准模式下(CSR = $0089)执行一个处理序列。用信道控制寄存器(CCR)信道在校准状态下选择信道。（参阅3页“信道控制寄存器(CCR)以便描述CCR。）当位于身份寄存器中的SEQ CONTL标记清除掉时，偏移校准完成。

Note

Unused Input pairs must be connected together and to analog ground. Each channel must be calibrated for either or both ranges by loading “2” (30 mV) into the associated response select register, as shown in Table 3-12 on page 3-15 (“0” OR “1” for RTD channels).

警告

未使用的输入对必须连接在一起并且连接到模拟信号地。每个信道 必须 校准任一或两个范

围，通过装载“**2**” **(30 mV)** 于相连反应选择寄存器，如**3-15**页表**3-12**所示（“**0**”或“**1**”对于**RTD**信道）

对置于校准状态下的信道要建立正满刻度输入条件。(例如 +30.00 P9'& IRU WKH "~~
P9'& UDQJH~ ~~~ IRU HDFK 57' FKDnnel).

6. 重复步骤1，然后在信道获得校准模式(CSR = $008B),下启动一个处理序列，用CCR信道　　在校准状态下掩饰选择信道。当位于状态寄存器内的SEQ CONTL标记清除掉时显示获得校准序列完成。

7．完成所有信道的所有排列重复步骤2到5。

8. 选择执行模式：单独扫描或连续扫描位“0”或“1”（控制寄存器）

9. 校准完成。移走所有测试连线。

10. 所有信道校准后操作板上CAL失能开关必须失能。LED关闭。

11. 断电

警告

如所有的输入毫伏电压信道使用相同，则所有八个信道可通过把所有输入端置于一块来同时校准（高对高低对低）并且通过应用一个**CCR**信道掩饰**$FF. RTD**信道的作用须独立的电阻器来校准。

连接器说明

两个96-pin DIN连接器连接板桥于VMEbus底版，P1包括地址，数据和控制线，和所需的控制与板子相关VMEbus作用的所有附加信号。模拟输入通过位于仪表盘前面的32-pin DIN连接器（P3）内的使用插脚连接板桥。用一个9/64平刀螺丝起可使用螺丝终端连接器。电线应14 - 22 AWG less .375-绝缘。使电线插入指定的终端并拧紧螺丝。典型的RTD和板桥输入连接器插图于2-14页图2-2。2-15页图2-3说明了P3连接器的插脚结构，附有信号插脚分配列表。

板桥同时接受全应力和半应力桥，并为半应力桥提供上板桥完成。桥激发可用于应力桥，并是连接选择作为5或10VDC。细微感应用于将激发线遗失减为最小化。为完成细微感应，连接感应插头(C12 和 C16)和激发插头于一个板桥激发终端如下。

表2-4板桥激发连线

Connect Bridge Board P3 Pins	To Bridge Terminal
C12 and Bridge Excitation HIGH (+) Pin	Excitation HIGH (+)
C16 and Bridge Excitation LOW (-) Pin	Excitation LOW (-)

在感应线停止的板桥，细微感应可补偿线遗失的作用。如果板桥网络有同样的板桥电阻并线阻作为细微感应桥时，补偿对其他桥输入端口有作用。基于此因，UHVLVWDQFHV RI DOO H[FLWDWLRQ OLQHV VKRXOG EH DSSUR[LPDWHO\ HTXDO ~ZLWKLQ ~~~ IRU ~~~ IXOO bridges]. RTD传感器可连接输入配置的2线或3线，3线的引导补偿提供给每个独立的信道，为获得最适宜的引导补偿，UHVLVWDQFHV RI WKH ,QSXW +, DQG ,QSXW &200 OLQHV PXVW EH HTXDO ~ZLWKLQ ~~~~ IRU D ~~~ 57'~~

板桥对非常低的信号很灵敏。避免场所直接临近VMEbus板，它可能产生高能或者高频

电场。

Figure 2-2: IC697VRD008 Typical Input Configuration

表2-2: IC697VRD008典型输入结构

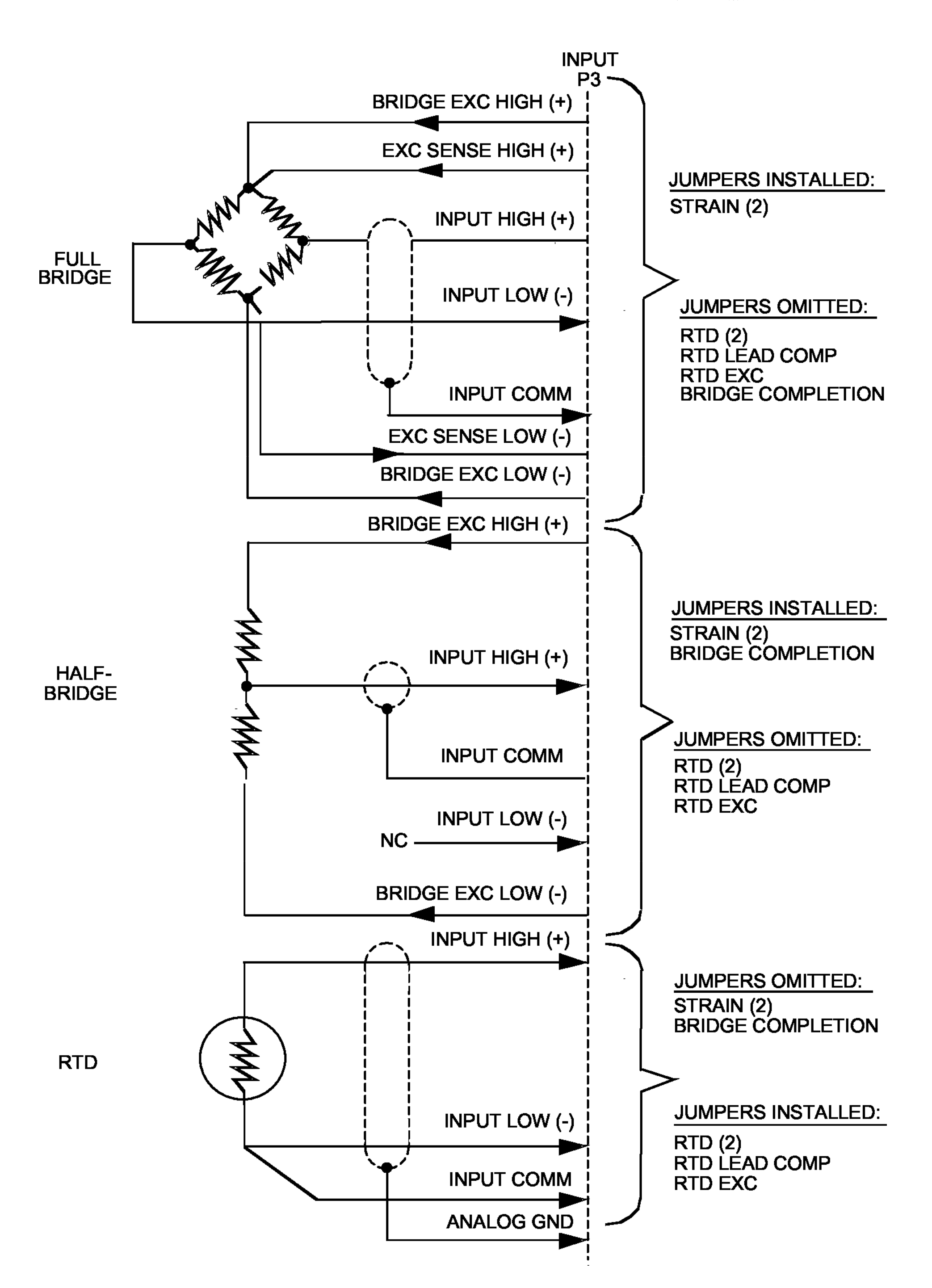
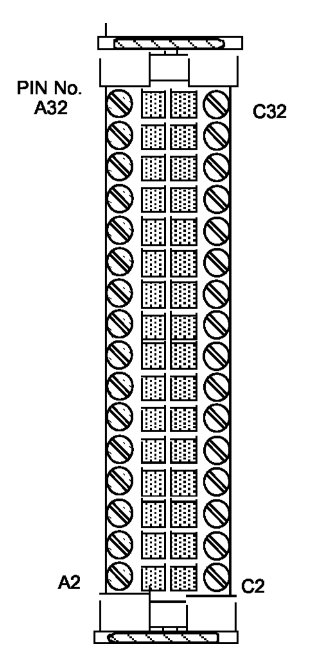


Figure 2-3: P3 针脚

P3 连接器



P3 Pin No.	Input Channels and Bridge Excitation	
	Row A	**Row C**
32	Input 7 COMM	Digital GND
30	Input 7 HI	Input 7 LO
28	Input 6 COMM	EXT TRIG L
26	Input 6 HI	Input 6 LO
24	Input 5 COMM	Analog GND
22	Input 5 HI	Input 5 LO
20	Input 4 COMM	Bridge EXC HI
18	Input 4 HI	Input 4 LO
16	Input 3 COMM	EXC SEN HI
14	Input 3 HI	Input 3 LO
12	Input 2 COMM	EXC SEN LO
10	Input 2 HI	Input 2 LO
8	Input 1 COMM	Bridge EXC RTN
6	Input 1 HI	Input 1 LO
4	Input 0 COMM	Analog GND
2	Input 0 HI	Input 0 LO

Chapter

3

编程

此章包括板桥程序说明并分为以下几个部分

- 寄存器图

  板桥地址和访问模式
- 板桥初始化

  板桥鉴别寄存器
-
- 控制和状态寄存
- 独自测试/错误寄存器
- 顺序初始化和监控

- 信道控制寄存器
- 反应选择寄存器

- 转换信道数据寄存器
- 处理顺序

- 操作模式
- 应力桥激发
- 程序举例

寄存器图

与板桥的通讯是通过临近的16位寄存器发生的，此寄存器在短I/O地址空间。所有寄存器均列于下表3-1，并在不同的章节进行详细说明。每个寄存器都作为16位的字尽管板桥支持的是8字节通道。读取板桥转换数据存储器不推荐使用字节通路。

Table 3-1: Bridge Board Register Map

Address		Register	Mnemonic	Access	Weight
HEX	DEC				
$00	000	Board ID	BIR	Read	Word
$02	002	Control and Status	CSR	Read/Write	Word
$04	004	Error Register	ERROREG	Read/Write	Word
$06	006	Operating System Revision	REV_REG	Read	Word
$08	008	Channel Control Register	CCR	Read/Write	Word
$0A	010	Response Select 0 to 3	RS 0-3	Read/Write	Word
$0C	012	Response Select 4 to 7	RS 4-7	Read/Write	Word
$0E	014	Reserved	.	.	
$10	016	Converted Channel Data 0	CCD 0	Read	Word
$12	018	Converted Channel Data 1	CCD 1	Read	Word
$14	020	Converted Channel Data 2	CCD 2	Read	Word
$16	022	Converted Channel Data 3	CCD 3	Read	Word
$18	024	Converted Channel Data 4	CCD 4	Read	Word
$1A	026	Converted Channel Data 5	CCD 5	Read	Word
$1C	028	Converted Channel Data 6	CCD 6	Read	Word
$1E	030	Converted Channel Data 7	CCD 7	Read	Word

板桥地址和通路模式

板桥程序化地址连接器允许板桥置于任何VMEbus短I/O地址空间内的16字边界。通路模式可以是短监管也可是短为设权。板桥地址和通路模式的选择在第2章中详细说明。

板桥初始化

当SYSRESET用于板桥，执行自检并且板桥初始化为下述默认状态：

- 所有八个信道的持续扫描
- 线性处理，高幅度(±100 mV full-scale)
- 定位0.1毫伏
- 两个数据补助译码
- 内部触发
- 去掉LED指示器ON

自检也可以通过安装SOFTWARE RESET控制位HIGH一个2ms的最小化来启动。在20ms内SOFTWARE RESET降至LOW，顺序控制位自动设置并且板桥执行自检（参阅3-9页“自检/错误寄存器）。当顺序控制位降至LOW时， FAILED INT位标记有效。在重新操作发生后，所有正规信道控制参数必须置于信道控制寄存器内。

警告

LOGIC STATE CONVENTION----为避免参阅逻辑水平的不明确，这分文件利用此惯例——当数据位或控制线是“1“或高位时，被设置，当它是“0”或低位是清除。

板桥鉴别寄存器

板桥鉴别寄存器（BIR）是一个16位寄存器，它包含在板桥偏移地址$00的板桥鉴别译码($4500)。

这个数据可作为系统软件用于自动系统配置或一些其它用户指南作用。

Bit 07	Bit 06	Bit 05	Bit 04	Bit 03	Bit 02	Bit 01	Bit 00
0	0	0	0	0	0	0	0

Table 3-2: Board ID Register Bit Map

Board ID Register (Offset $00) Read-Only, Word/Byte							
Bit 15	**Bit 14**	**Bit 13**	**Bit 12**	**Bit 11**	**Bit 10**	**Bit 09**	**Bit 08**
0	1	0	0	0	1	0	1

Powerup/Reset Default=$4500

板卡分辨寄存器

板卡分辨寄存器（Board Identification Register ，BIR)是16-位寄存器， 它包含板卡分辨代码（$4500），在板卡上的偏移地址为$00 。这些数据被用于自动系统配置或一些其他用户配置函数的系统软件中。

表3-2: 板卡ID 寄存器位图

板卡 ID寄存器(偏移量$00) 只读, 字/位							
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
0	1	0	0	0	1	0	1
位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
0	0	0	0	0	0	0	0

加电/充起缺省=$4500

控制和状态寄存器 (CSR)

控制和状态寄存器（Control and Status Register ，CSR）功能对所有通路通用，表3-3和表3-4概括了它的功能。CSR对下列板卡操作提供控制和监控:

- 处理模式
- 板卡重起 (硬件和软件重起)
- 本地测试状态
- 指示控制面板出错

表3-3: 控制寄存器位图

控制寄存器 (偏移量$02) 可写, 字/位							
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
0	0	0	0	0	0	0	0
位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
Fail LED L	0	软件重起	Enable EXT TRIG H	模式A2	模式A1	模式A0	启动SEQ

加电/重起缺省=$0002

控制寄存器位定义

位15 通过08: 未使用/不用关心

位07: **Fail LED – 如果该位被置为逻辑“1”** Fail LED关闭，**被置为逻辑“0”** Fail LED打开

位06: **保留–** 未使用/不用关心

位05: **软件重起–** 当被置为逻辑“1”,在板卡处理器上这一位将被重新设置。处理器将保持重新设置直到第5位被置为逻辑“0”

位04: **Enable EXT TRIG –** 当第4位被置为逻辑“1,” 选择的模式操作将被远程P3连接器的EXT TRIG (低)信号初始化。

位03 通过01: **模式 [A2:A0] –** 位3, 2, 和1 控制表3-4中所列的操作模式。

表 3-4:板卡控制寄存器：模式

位03 (A2)	位02 (A1)	位01 (A0)	处理模式
0	0	0	只浏览
0	0	1	连续的CH浏览
0	1	0	保留
0	1	1	保留
1	0	0	CH 偏移校准
1	0	1	CH Gain校准
1	1	0	保留
1	1	1	保留

位00: **Start SEQ –** 将此位设置成高 (逻辑"1")初始化由位1、2、3决定的处理序列,并清除状态寄存器中队列处理完标志。

表3-5: 状态寄存器位图

状态寄存器 (偏移量$02)可写,字/位							
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
0	0	0	0	0	0	0	0
位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
Fail LED L*	Failed Self-Test H	软件重起*	Enable EXT TRIG H*	模式A2*	模式A1*	模式 A0*	SEQ CONTL

加电/重起缺省=$0002

* 这些位复制了通信控制寄存器位的值(见表3-3 p3-6)

状态寄存器位定义

位15 通过08: 未使用/不用考虑

位07: **Fail LED L* –**如果这一位被置为逻辑 “1” Fail LED 关闭，如果置为“0”则打开。

位06: Failed Self-Test H – 当被置为逻辑“1”,位6表明内部的自我测试失败.本次的自我测试通过系统重起或软件重起被初始化。

位05: **软件重起* –** 当被置为逻辑“1,”这一位在板卡处理器中重置。处理器将保持重置状态直到第5位被置为逻辑“0”。

位04: **Enable EXT TRIG H* –** 设置位 4 为高(逻辑“1”), 选择的模式将被下降的p3连接器的边缘信号初始化。

位03通过01: **Mode [A2:A0]* –** 位 3, 2,和1 控制表3-4中所列的操作模式。

位00: **Start SEQ CONTL –** 当为 (高), D0 表明当基于板卡的所有操作完成时，所有的处理序列，重置操作或BIT都被清除为“0”。

自测试/错误寄存器

当重置处理发生时，基于板卡的处理执行内部的自我测试 (参见“板卡初始化”). 当自我测试被初始化后CSR 位6 (Fail INT 自我测试) 被设置，当所有板卡函数通过自身设置后此位将被清除。自我测试失败表明当错误INT自我测试标志位被设置时，SEQ CONTL L标志位被清除。自我测试的时间大约需要1秒。自我测试监控的板卡函数包括:

- 处理器，内存和I/O的自我测试
- 模拟到数字转换校准(核对板卡参考电压)
- 在8个通道的任意一个通道的重置操作输入超出范围的电压 (无用的输入将有信号返回)
- 直接通路激发, 电压, 5 V 或10 VDC水准

无法完成自我测试将不会使桥接板卡失效。INT自我测试错误标志位将定期校正,在每一次重置操作后都确保板卡和输入正确。如果自我测试经常错误，比较它的值和 表3-6中所列的错误值来确定内部函数错误。

表3-6:错误寄存器位图(错误)

错误寄存器 (ERROREG) 偏移量$04, 读/写, 字							
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
0	0	0	0	*ADC CAL	REF Volt	Wdog Reset Invoked	I/O 错误
位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
EXC 供应	0	输入信号超出范围	RAM 检测 失败	0	GAIN CAL 错误	*EEPROM 存储 失败	*ADC OP 错误

* 浏览操作过程中激活。在重置过程中其他所有保持未激活状态。

如果错误值是 0013, 意味着位 4, 1, 和0 处于激活状态. 这表明你有一个RAM测试错误，EEPROM-存储失败, ADC 操作失败.加电/重置缺省=$0000.

例如

状态寄存器位定义

位15 通过12: 未分配– 设置成零.

位07: **Fail LED L* –**如果这一位被置为逻辑 “1” Fail LED 关闭，如果置为“0” 则打开。

位11: ***ADC CAL – 此位包含ADC校验错误信息，表示ADC自我测试中发生错误。ADC校验系数超出可接受范围** [a]。

位10: REF Volt – 这条错误信息表明在参考电压上出现问题(超出范围). 内部参考电压超过±2 %限制[b].

位09: Wdog Reset Invoked – 初始化加密狗，激活系统重起，加密狗重起处理检测到合法的外部事件。

位08: I/O 错误–此位被重置，错误信息表明桥接板卡的I/O操作部分出现问题。内部的I/O寄存器错误使用内部数据位4重复执行测试 [b].

位07: EXC Supply – 启动电源错误说明启动电压超出±5%限制[b].

位06: **未分配–** 设置为零.

位05: **输入开启和关闭范围 – 在任一个通道输入被检测到超出电压条件时设置**。如果输入开启这一位将被设置。不使用输入应该连接到类似的平台。

位04: **RAM Test ERROR – 当被设置，这一位表明RAM自我测试失败**。RAM 读/写测试失败[b].

位03: **未分配–** 设置为零.

位02: **Channel Gain Calibration Error – 测试用的输入电压少于50% 被设置**。

位01: **EEPROM-存储错误–** 在测试 EEPROM 错误过程中正确的存储测试内容参见注意3[c].

位00: **ADC OP Error –**ADC 完成转换失败.

(a) 再持续的浏览模式过程中

(b) 在初始化过程中

(c) 在校验过程中

初始化和监控序列

本地 (CSR) 初始化

设置控制寄存器序列控制位(位0)初始化一个处理序列，同时设置状态寄存器控制标志位为逻辑"1." 队列控制标志位保持设置直到处理队列全部完成，完成后标志位被置为逻辑"0." 访问通道控制和数据寄存器允许队列控制位保持设置，尽管在标志位为高时将延长访问时间。

远程初始化

如果设置控制寄存器的位4，在EXT TRIG 信号从P2输入连接器边缘下降时，队列将初始化并且队列控制标志位将置为逻辑"1,"。这个特征允许同外部事件的同步测量，如电源电压的零交叉。远程初始化通常被用于单独的浏览操作模式。

通道控制寄存器 (CCR)

CCR控制对所有通道的控制参数。下列参数由CCR建立:

- 通道 可用/不可用
- 数据编码
- 数据单元
- 数据解析

CCR中独立的位函数在表3-7中显示。响应类型依通道而不同, 通过响应选择寄存器选择 (RSRs) 如表 3-13 P3-15.

表3-7: 通道控制寄存器位图

通道控制寄存器(偏移量$08), 读/写, 位/字							
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
Data Code A1	Data Code A0	*Linear RES A1	*Linear RES A0	Temp Units A1	Temp Units A0	*Temp RES A1	*Temp RES A0
位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
CH 7 Enable	CH 6 Enable	CH 5 Enable	CH 4 Enable	CH 3 Enable	CH 2 Enable	CH 1 Enable	CH 0 Enable

* 代表LSB使用度或毫伏解析。有用的 13-位量子化 FSR +8000, FSR是输入电压范围(200 mV –100 mV). 加电/重置缺省=$51FF.

通道控制寄存器位定义

位15 通过14: **数据代码 [A1:A0] –** 数据位 15和14 为所有可用通道控制数据编码。在表3-15。表3-8显示数据访问和编码。温度输入也使用两段补充代码。二进制代码将为零下温度显示“零”.

表 **3-8:** 数据访问和编码

位15 (A1)	位14 (A0)	数据编码
0	0	二进制偏移
0	1	二的补充
1	0	二进制偏移完成
1	1	二的补充完成

位13 通过12:

Linear RES [A1:A0] – 对所有表3-9中显示的可用的通道，位13 和12 控制线性解决方案。

表3-9:线性通道解决方案

Bit 13 (A1)	Bit 12 (A0)	LSB Weight (mV)
0	0	0.01
0	1	0.1
1	0	1.0
1	1	Reserved

位11 通过10:

Temp Units [A1:A0] – 位11和10为RTD通道建立了存储单元。位10和 11为RTD通道选择温度单元，缺省以华试度。

表3-10:处理单元

位11	位 10	单元
0	0	Degrees Fahrenheit
0	1	Degrees Rankine
1	0	Degrees Celsius
1	1	Degrees Kelvin

位09 through 08: **Temp RES [A1:A0] –** CCR位 9 和8控制RTD通道的数据范围参见表3-11 below。位9 和8在CDR为RTD通道创建温度数据解决方案 。CCR位13和12控制线性通道的解决 (LSB weight)。线性通道单位是毫伏。控制位11 through 8对通道无效，在这些通道选择线性电压范围。缺省为华氏1度

表**3-11:** 温度决定

位9 (A1)	**位8 (A0)**	**LSB Weight (度)**
0	0	0.1
0	1	1
1	0	10
1	1	保留

Note

可用方案由**13**位限制。

位07 through 00: **CH Enable [7:0] –** 位7 through 0 组成通道可用掩码，带有单独位控制通信输入通道。如果相关联的掩码位为逻辑“1”通道可用，为逻辑“0”通道不可用，缺省值是$FF (所有可用通道).这个特征通过限制处理使用通道的时间产生最大的浏览率。

响应选择寄存器 (RSR)

两个RSR包含4位代码，对所有8位输入通道选择响应类型。对于桥接板卡，可用的响应类型被列在表3-13中，表明需要4位选择代码和电压范围。表3-12显示了每一个输入通道的选择代码位置。

表3-12:响应选择寄存器位图

相应选择寄存器 (偏移量$0A), 读/写, 位/字							
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
通道3				通道2			

响应选择寄存器（偏移量$0C),读/写, 位/字							
位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
通道1				通道0			
位15	**位14**	**位13**	**位12**	**位11**	**位10**	**位09**	**位08**
通道7				通道6			

加电/重置缺省=$3333 **表3-13:**

位07	**位06**	**位05**	**位04**	**位03**	**位02**	**位01**	**位00**
通道5				通道4			

响应类型选择

响应类型	选择代码 (HEX)
RTD, 100 W Platinum, Alpha = 0.00392 W/W/Deg-C (American)	0
RTD, 100 W Platinum, Alpha = 0.00385 W/W/Deg-C (European)	1
Linear, LOW Range (±30 mV Full-Scale)	2
Linear, HIGH Range (±100 mV Full-Scale)	3
Reserved	4-F

转换通道数据寄存器 (CCDs)

在CCD中显示16位的处理数据,表3-8 P 313显示了right-justified格式 (“数据访问和编码”), 位14 和15选择数据编码作为二的补充 ， 偏移二进制。每一个通道的处理数据通过读取相连的16位寄存器获得。表3-14显示了转换数据。

表3-14:转换通道数据寄存器位图

转换通道数据寄存器(偏移量 $10 到 $1E), 只读, 位/字

位15	位14	位13	位12	位11	位10	位09	位08
Converted Data							

位07	位06	位05	位04	位03	位02	位01	位00
转换数据							

注意

为了保证数据一致性,所有位应该同时访问以获得完整的通道转换数据. 当数据寄存器以位宽格式读取时,16位字将改变, 通道数据寄存器强迫字读取。

处理序列

处理序列将信号数字化代表了可用通道的输入 (参见 “通道控制寄存器”), 并且将数字代码转换为转换通道数据寄存器中的可测量数据 (CCDs). 当序列初始化后，所有可用通道按顺序处理,从通道0到通道7.在处理过程中，每一个可用通道信号为：

1. 数字化12位加上标记的二进制代码
2. 校正偏移，获得错误
3. 线性化程序响应类型
4. 衡量程序单元和解决方案
5. 转换为选择输出数据代码
6. 转换为相关的转换通道数据寄存器以便被VMEbus访问

表3-15: 各种代码比较 (±30 mV 和±100 mV 范围)

输入范围	RES (LSB)	输入等级	测试数据		数据格式(输出)				注释
					二进制偏移		Two's Complement		
			DEC	HEX	DEC	HEX	DEC	HEX	
±30 mV	0.01 mV	+30.00 mV	+3000	+$0BB8	6000	$1770	+3000	$0BB8	+Full-Scale
“	“	+29.99	+2999	+$0BB7	5999	$176F	+2999	$0BB7	+Full-Scale -1
“	“	+15.00	+1500	+$05DC	4500	$1194	+1500	$05DC	+1/2 Full-Scale
±30 mV	1.0 mV	+30.00 mV	+30	+$001E	60	$003C	+30	$001E	+Full-Scale
“	“	+29.00 mV	+29	+$001D	59	$003B	+29	$001D	+Full-Scale -1
“	“	+15.00 mV	+15	+$000F	45	$002D	+15	$000F	+1/2 Full-Scale
±100 mV	0.01 mV	+90.0 mV	+9000	2328	19000	4A38	9000	2328	+Full-Scale -10
“	“	0.0	0000	0000	10000	2710	0000	0000	0
“	“	-90.0 mV	-9000	DCD8	1000	03E8	-9000	DCD8	-Full-Scale +10
±100 mV	0.1 mV	+90.0 mV	+0900	0384	1900	076C	+900	0384	+Full-Scale -10
“	“	0.0	0000	0000	1000	03E8	0000	0000	0
“	“	-90.0 mV	-0900	FC7C	0100	0064	-900	FC7C	-Full-Scale +10
±100 mV	1.0 mV	+90.0 mV	+0090	005A	0190	00BE	+090	005A	+Full-Scale -10
“	“	0.0	0000	0000	0100	0064	0000	0000	0
“	“	-90.0 mV	-0090	FFA6	0010	000A	-0090	FFA6	-Full-Scale +10

操作模式

CSR位1, 2,和3建立了处理模式，见表3-4. 处理参数的进一步定义通过通道控制寄存器和相应选择寄存器重定义见表3-7 和表3-8。每一个操作模式的特征在这部分被描述。

独立浏览

独立浏览模式的序列初始化引起所有可用通道浏览发生。当第1个通道完成浏览，控制序列标志位被清为逻辑“0”。

持续通道浏览

在这种模式下，所有可用通道被不断浏览，无VMEbus干涉. 当第1个通道完成浏览，控制序列标志位被清为逻辑“0”。

通道偏移和校准

在以通道偏移量和校正模式下，通过第8个输入通道计算通道偏移量和修改因素被自动计算。校正因素被存储在非易失性存储器，在通用测量序列中将被使用。参见P2-11的“通道偏移量和校准程序”获得详细描述。

连接桥

连接桥发生器由基于板卡的跳转完全控制，无须用户软件支持

程序用例

板卡初始化

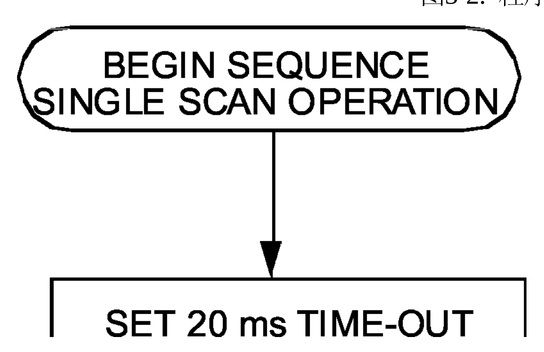
图3-1显示了一个典型的桥接板卡初始化的程序流程图。检测一个自我测试的标志位，所有的操作参数被加载到合时的参数上。

典型的独立浏览序列

图3-2显示了一个典型的独立浏览模式的测量序列的程序流程图。同样工作在一个连续的模式（除了初始化后的处理），直到出现另一个选择模式，或重起操作。

图3-1: 程序流程图 – 板卡初始化

图3-2: 程序流程图 – 独立浏览操作



第 4章 操作理论

本章讨论了桥接板卡的操作，分为以下几个部分:

- 序言
- VMEbus控制接口
- 控制器和处理器
- 输入信号条件
- 传感器
- 多路技术和数字化
- 信号处理
- 内部创建电源传唤

序言

板桥具有8通道、低级别和智能模拟输入，是专门为RTD和张力桥的数字化和处理而设计的。幸运的是，它提供了两种传感器。通过放大和选通后，输入信号经过模数转换器(12位ADC加1位标识位)进行数字化，再通过基于微处理的数字信号处理器进行处理。处理器控制所有操作，并根据多种可选程序格式，提供最终数据。

传感器类型支持RTD、张力桥、低级信号源的任意组合，并根据控制程序的不同定义输入配置和输出数据格式。每个通道的校准参数存储在非易失存储器中，因此消除了多机制调节的需求。自测试功能允许处理器使用精确的内部参数来保持模数转换器的校准。

VMEbus 总线控制接口

桥板通信寄存器是一个可以映射为16个16位字或32个8位字节的存储器。在VME总线的短地址空间里，寄存器是相邻的，可以任意32位为边界局部使用。桥板可以由用户配置来响应短管理或非特权总线使用。

在每次读写操作期间，所有VME总线控制信号无效，除非桥选择比较器检测到板上地址选择控制器(图4-1)与底板上的地址控制器相一致。如果检测到有效匹配，并且常驻处理器通过判定PBGRANT标识信号提供VME总线，板卡才会响应进行数据传输的VME总线。当传输条件满足时，DTACK接口信号判定为ON(低电平)，随后VME总线读写命令的删除使DTACK信号恢复到OFF(高电平)状态。

板上内部数据总线的使用权在VME总线与常驻处理器之间仲裁，处理器有优先决定权。内部总线使用由PBGRANT信号控制，在内部当前操作未完成时，会抑制外部使用。大多数(95%)VME总线接入可在250ns内接收响应。

在板卡选择有效时，三组VME总线信号控制VME总线与板卡进行通讯。

数据总线为双向操作，当响应控制解码器的控制信号后，16位数据收发器控制板卡接收或是发送数据。数据收发器可以作为板上所有数据相互传输的缓冲器。

数据线 D00 to D15

地址线A01 to A04

总线控制信号：

1. WRITE*
2. DS0*, DS1*
3. SYS CLK

("*"=Asserted LOW)

内部数据总线与板卡上所有的数据设备相连
地址线A01至A04控制用于桥板的16个通讯寄存器。控制信号控制数据写入(WRITE)板下或是从板卡中读出(READ)，提供必要的数据过滤，并为板上定时器提供16MHz系统时钟。SYS RESET 复位所有定时器和标识位。 16个通讯寄存器是位于处理器内的在存储器，经过译码后，VME总线看到的是以首地址0000开始的。

静态控制被锁存在控制寄存器中，主要用于建立板卡的操作模式。状态标识位通过状态寄存器读出。控制寄存器和状态寄存器统称为控制状态寄存器(CSR)。

.

所有控制寄存器的输出可以直接由状态寄存器控制，第三章详细描述了CSR的所有功能。

板卡鉴别寄存器(BIR)是一个16位只读存储器，它包含板卡的ID身份号。存储在寄存器中的编号由厂家设定，该寄存器用于系统软件自动系统配置。

表4-1: VMEbus 控制信号和接口逻辑

VMEbus P1

PBGRANT
PDTACK
(FROM CPU)

2

DTACK
GENERATOR

BD SELECT

SELECTION JUMPERS

DTACK*

A01 TO A15
AM0 TO AM5

BOARD ADDRESS
SELECTION
COMPARATOR

REG'D A01 TO A04

ADDRESS
LATCH

DECODED
READ/WRITE
CONTROLS

PCLK (8 MHz)
BDRESET
PBGACK

VMEbus
CONTROLS

CONTROL
DECODER

WRITE* DS0*
DS1*
SYSCLK
SYSRESET*

CONTROL AND
STATUS
REGISTER (CSR)

(SEE NOTE)

CONTROL
REGISTER

REGISTERED
CONTROLS

STATUS FLAGS

STATUS
REGISTER

TRANSCEIVER

D00 TO D15 16
DATA

INTERNAL DATA
BUS IDB00 TO
IDB15

Note

The CSR is mapped into CPU memory.

控制器与处理其

桥板由常驻处理器控制，同时处理器也执行所以信号处理操作。处理器说明参见4-6页图4-2。8MHz时钟来源于VME总线SYSCLK接口信号，以及板上复信信号(BDRESET)和允许信号(PBGACK)。程序变量、常量、RTD线性常量及校准参数存储在操作固件、RAM、和板卡初始化的非易存储器里。

校准常量是可以被程序修改的，存在非易失EEPROM存储器中。非易失常量在校准操作时被更新，为了提高性能在初始化时存入RAM中。在控制面板上，校准开关ENABLE/DISABLE允许用户在不删除底盘板卡的情况下更改数据。

16个MVE总线通讯寄存器位于RAM中，由VME总线和处理器共同控制。所有VME总线命令、状态标识和指定格式的输出数据都通过这些寄存器。处理器通过12位输出数据锁存器控制板卡功能，控制6位输入端口读取内部状态标识。

输入信号条件

模拟输入通过八个相同的差分信号条件通道接收，参见4-7页图4-3。信号调节器提供一个100位增益量。桥完成是一个为张紧半桥而提供的跳线，并且3线RTD输入的补偿是可选择的。所有输入提供130 Vrms的过压保护。

表4-2:控制器和处理器

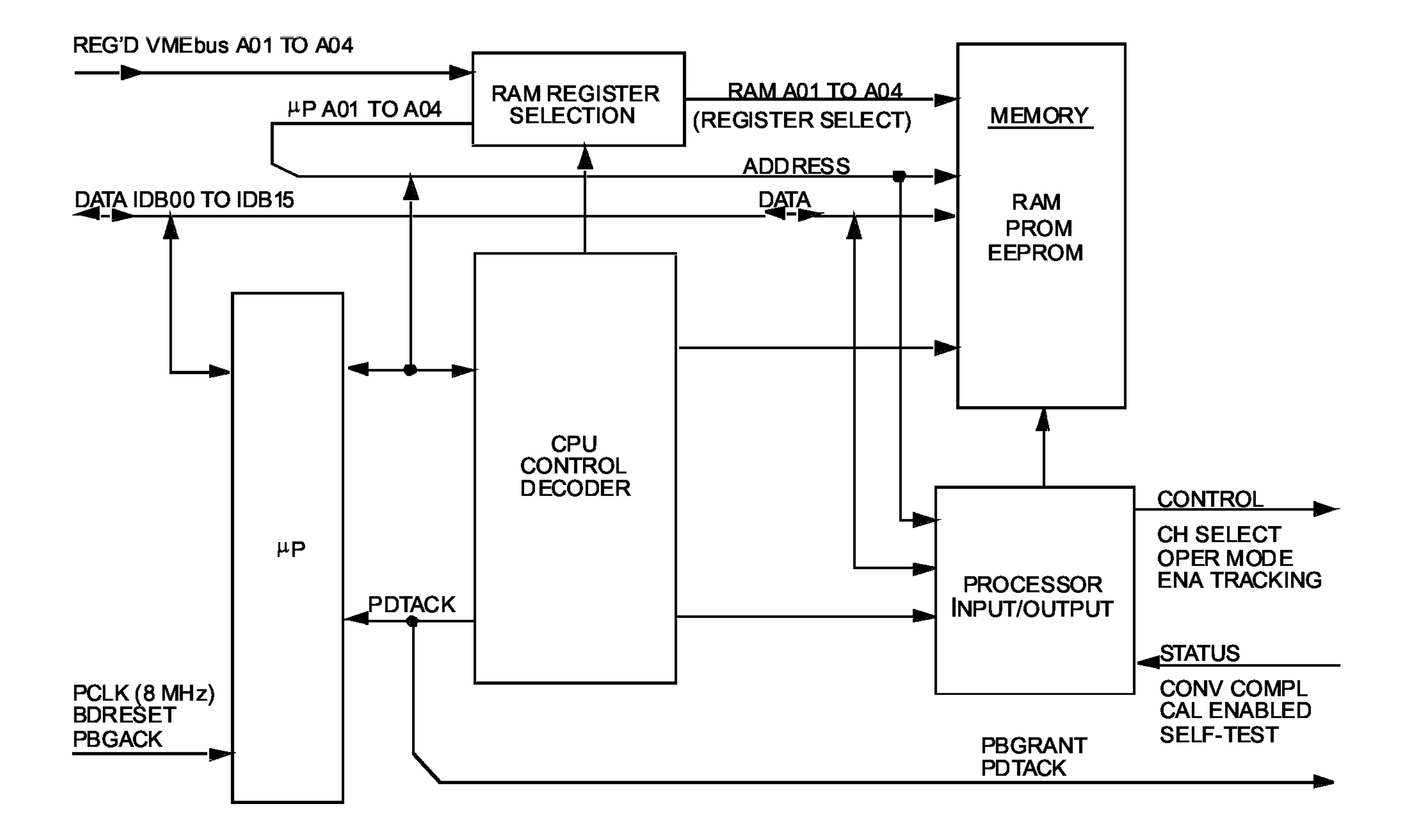
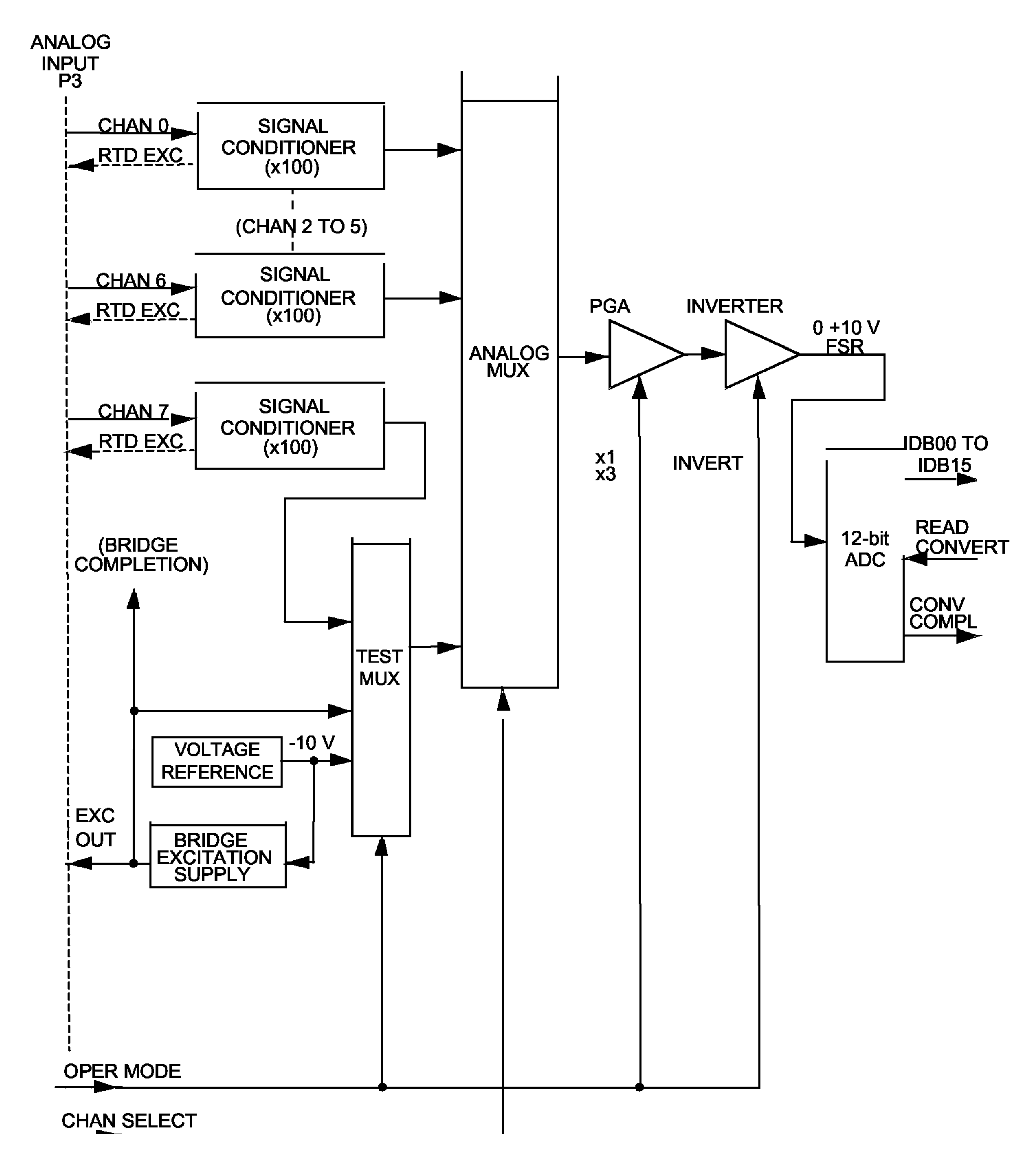


表4-3: IC697VRD008 信号控制和数字化



传感器激发

RTD 激发

每一个输入通道为一个可编程部件，为RTD传感器提供独立的400 µA 稳定电流激发。激发被作为给传感器高输入线的电流源注入,并通过COMMON脚返回.通过监控从LOW输入到COMMON线的转换完成补充,从输入信号的标准错误电压减少两次 。

为了达到可用动态范围的最大利用率，在通过x100扩大后，RTD输入偏移量为-10VDC。

连接桥激发

连接桥提供高电流激发，并且从5.00 或10.00 VDC可选.激发输出和返回线提供远程感应。加载到的最大电流值为190 mA.监听系统限制获得的不确定的短路电流.。所有激发输出和返回在浏览过程中都被处理器监控

多路技术和数字化

8条件输入信号的多路技术由一个8通道多路选择器实现,带有最高通道（通道7）通过一个2路多路选择器路由。在自身测试中使用2路多路选择器，允许处理器监控桥接供应，内部电压使用精度

在多路选择后，模拟信号将通过一个可编程的放大器（PGA）路由，和一个ADC输入的一个可编程的转换器。PGA使处理器激发额外的x3.33以产生(FSR) +30 mV输入.

可编程转换器提供附加的数字化信号位，所以允许12位ADC 在0到+10 V操作。结果是一个快速的，有效的13位两极转换器对内部应用进行自我校准。

信号处理

在通常类似的输入数字化后,处理器将执行遗留的条件和处理，错误修正，缩放，线性化和输出格式化. 输出数据被加载到第8个VME总线寄存器，通过VMEbus访问.第3章描述了控制和处理。

创建电源转唤

于桥接板卡相类似的网络工作的电源由DC-到-DC转换器提供，如图4-4。转换器将5V逻辑电源转换为标准的独立的±15 VDC电源。

Figure 4-4: ±15VDC Board Power

POWER
TO
BOARD

第

5章

维护

本章提供与桥接板卡维护相关的信息。如果产品故障，修改下列信息:

- 软件
- 系统配置
- 电源连接
- 配置
- 板卡完全转换为合适的连接器位置
- 清理连接管脚
- 当从板卡上插入或移除VMEbus后，连接板卡的部件没有分配。
- 连接电缆和I/O质量

不建议用户自行修改.联系授权的GE 公司提供商获得Fanuc distributor for a Return Material Authorization (RMA) 号码 ，这个号码将提供售后服务